

(11)特許出願公開番号

特開2009-112785

(P2009-112785A)

(43) 公開日 平成21年5月28日(2009.5.28)

(51) Int.Cl.

F 1

テーマコード (参考)

A 6 1 B 1/04 (2006.01)

A 6 1 B 1/04 3 7 0

2H040

A 6 1 B 1/00 (2006.01)

A 6 1 B 1/00 3 0 0 A

4 C O 6 1

GO 2 B 23/24 (2006.01)

G O 2 B 23/24 B

5C054

HO4N 7/18 (2006.01)

HO4 N 7/18 M

審査請求 未請求 請求項の数 2 O L (全 12 頁)

(21) 出願番号 特願2008-129874 (P2008-129874)

(22) 出願日 平成20年5月16日 (2008.5.16)

(31) 優先權主張番号 特願2007-271239 (P2007-271239)

(32) 優先日 平成19年10月18日 (2007.10.18)

(33) 優先権主張国 日本国 (JP)

(71) 出願人 000113263

HOYA株式会社

東京都新宿区中落合2丁目7番5号

(74) 代理人 100090169

弁理士 松浦 孝

(74) 代理人 100124497

弁理士 小倉 洋樹

(74) 代理人 100127306

弁理士 野中 剛

(74) 代理人 100129746

弁理士 虎山 滋郎

(74) 代理人 100132045

弁理士 坪内 伸

最終頁に続く

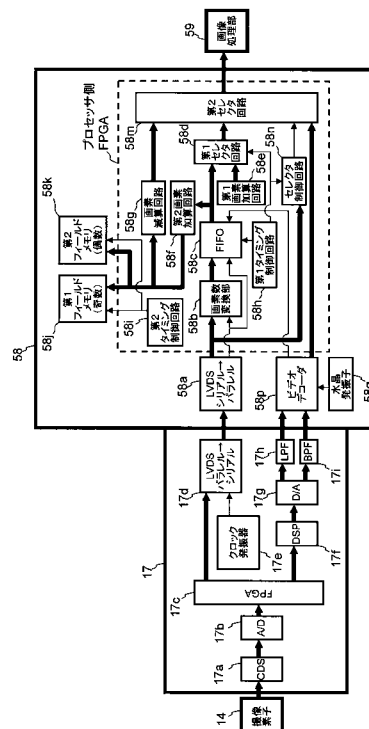
(54) 【発明の名称】 内視鏡装置

(57) 【要約】

【課題】周期ズレが発生しても、電子内視鏡からプロセスサヘデジタル信号で伝送された画像信号を使って画像処理を行う。

【解決手段】プロセッサは、電子内視鏡において撮像により得られた画像信号をデジタル信号で受信するデジタル信号受信部を備える。画像信号をアナログ信号で受信するアナログ信号受信部を備える。デジタル信号受信部で受信した画像信号を記録し、記録した順に読み出しするＦＩＦＯメモリを備える。デジタル信号の画像信号であってＦＩＦＯメモリから読み出しされたものと、アナログ信号の画像信号のいずれか一方に画像処理を施す画像処理部を備える。デジタル信号受信部からの画像信号の出力状態に応じて、画像処理を施す画像信号をデジタル信号とアナログ信号との間で切換を行う制御部を備える。ＦＩＦＯメモリから読み出しされたデジタル信号の画像信号をフィールドごとに記録し、画像処理部に出力するフィールドメモリを備える。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

電子内視鏡において撮像により得られた画像信号をデジタル信号で受信するデジタル信号受信部と、

前記画像信号をアナログ信号で受信するアナログ信号受信部と、

前記デジタル信号受信部で受信した画像信号を記録し、記録した順に読み出しする F I F O メモリと、

前記デジタル信号の画像信号であって前記 F I F O メモリから読み出しされたものと、前記アナログ信号の画像信号のいずれか一方に画像処理を施す画像処理部と、

前記デジタル信号受信部からの画像信号の出力状態に応じて、前記画像処理を施す画像信号をデジタル信号とアナログ信号との間で切換を行う制御部と、

前記 F I F O メモリから読み出しされた前記デジタル信号の画像信号をフィールドごとに記録し、前記画像処理のために、前記画像処理部に出力する第 1、第 2 フィールドメモリとを備えることを特徴とする内視鏡装置のプロセッサ。

【請求項 2】

前記 F I F O メモリから読み出しされた前記デジタル信号の画像信号に周期ズレが無い場合には、第 1、第 2 フィールドメモリを介さずに、前記 F I F O メモリから前記画像処理部へ前記画像信号の出力が行われ、

前記 F I F O メモリから読み出しされた前記デジタル信号の画像信号に周期ズレがある場合には、周期ズレを解消し、且つ前記第 1、第 2 フィールドメモリを介して、前記 F I F O メモリから前記画像処理部へ前記画像信号の出力が行われることを特徴とする請求項 1 に記載のプロセッサ。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、内視鏡装置に関し、特に電子内視鏡からプロセッサへの画像信号の伝送を、デジタル信号で行う装置に関する。

【背景技術】**【0002】**

従来、電子内視鏡とプロセッサとの間の信号伝送についてデジタル信号で行う装置が提案されている。電子内視鏡からプロセッサにデジタル信号で伝送された画像信号を、画像処理を施す画像処理部に出力する際、記録された順にデータの取り出しが可能な F I F O メモリを介して行われる形態が考えられる。この場合、構造が簡素化でき、さらにデータの書き込みと読み出しのクロック周波数を変えることによって周波数変換を行うことが出来るというメリットを有していた。

【0003】

例えば、特許文献 1 は、アナログ信号をデジタル信号に変換した状態で F I F O メモリに格納する形態を開示する。また、特許文献 2 は、F I F O メモリを用いて画像処理がしやすい周波数に周波数変換を行う形態を開示する。

【特許文献 1】特許 2 7 2 3 2 7 2 号公報**【特許文献 2】特開 2 0 0 6 - 2 5 5 1 0 8 号公報****【発明の開示】****【発明が解決しようとする課題】****【0004】**

しかし、F I F O メモリを使う場合であって、データ書き込み側のクロックパルス周波数とデータ読み出し側のクロックパルス周波数との相関関係が崩れた場合には周期ズレを起こすおそれがある。周期ズレを起こした場合には、アナログ伝送で得られた画像信号を使って画像処理を行う形態が考えられるが、デジタル伝送で得られた高画質の画像信号が使えない。

【 0 0 0 5 】

したがって本発明の目的は、周期ズレが発生した場合であっても、電子内視鏡からプロセッサへデジタル信号で伝送された画像信号を使って画像処理を行う内視鏡装置のプロセッサを提供することである。

【課題を解決するための手段】

【 0 0 0 6 】

本発明に係る内視鏡装置のプロセッサは、電子内視鏡において撮像により得られた画像信号をデジタル信号で受信するデジタル信号受信部と、画像信号をアナログ信号で受信するアナログ信号受信部と、デジタル信号受信部で受信した画像信号を記録し、記録された順に読み出しされるFIFOメモリと、デジタル信号の画像信号であってFIFOメモリから読み出しされたものと、アナログ信号の画像信号のいずれか一方に画像処理を施す画像処理部と、デジタル信号受信部からの画像信号の出力状態に応じて、画像処理を施す画像信号をデジタル信号とアナログ信号との間で切換を行う制御部と、FIFOメモリから読み出しされたデジタル信号の画像信号をフィールドごとに記録し、画像処理のために、画像処理部に出力する第1、第2フィールドメモリとを備える。

10

【 0 0 0 7 】

好ましくは、FIFOメモリから読み出しされたデジタル信号の画像信号に周期ズレが無い場合には、第1、第2フィールドメモリを介さずに、FIFOメモリから画像処理部へ画像信号の出力が行われ、FIFOメモリから読み出しされたデジタル信号の画像信号に周期ズレがある場合には、周期ズレを解消し、且つ第1、第2フィールドメモリを介して、FIFOメモリから画像処理部へ画像信号の出力が行われる。

20

【発明の効果】

【 0 0 0 8 】

以上のように本発明によれば、周期ズレが発生した場合であっても、電子内視鏡からプロセッサへデジタル信号で伝送された画像信号を使って画像処理を行う内視鏡装置のプロセッサを提供することができる。

【発明を実施するための最良の形態】

【 0 0 0 9 】

以下、本発明にかかる実施形態について、図1～3を用いて説明する。本実施形態における内視鏡装置1は、電子内視鏡10、プロセッサ50、及びモニターなどの画像表示装置90を備える電子内視鏡装置である。

30

【 0 0 1 0 】

電子内視鏡10は、光ファイバケーブル11、配光レンズ12、対物レンズ13、撮像素子14、撮像素子アンプ15、第1タイミングコントローラ16、第1映像信号処理部17、励起光カットフィルタ20、第1システムコントロール部33、撮像素子ドライバ34、及び操作部44を有し、プロセッサ50などの光源装置側の光源73からの通常白色光またはレーザーダイオード82からの励起光を、配光レンズ12を介して、被写体である体内を照射し、対物レンズ13を介して撮像素子14で撮像する。

【 0 0 1 1 】

第1映像信号処理部17は、CDS17a、A/Dコンバータ17b、スコープ側FPGA(Field Programmable Gate Array)17c、LVDS(Low Voltage Differential Signaling)パラレルシリアル変換部17d、クロック発振器17e、DSP17f、D/Aコンバータ17g、ローパスフィルタ17h、及びバンドパスフィルタ17iを有する。

40

【 0 0 1 2 】

プロセッサ50は、集光レンズ51、光学ユニット53、第2映像信号処理部58、画像処理部59、後段映像信号処理部60、第2システムコントロール部71、第2タイミングコントローラ72、光源73、シャッタ制御ドライバ74a、シャッタ用モータ74b、ロータリーシャッタ74c、退避制御ドライバ75a、退避用モータ75b、絞り制御ドライバ76a、絞り用モータ76b、絞り76c、LDドライバ81、レーザーダイ

50

オード 82、及びビームスプリッタ BS を有し、電子内視鏡 10 に照明光、及び電力を供給し、電子内視鏡 10 で撮像された被写体の画像信号について画像処理を行い、画像表示装置 90 で観察可能なビデオ信号に変換する。

【0013】

第 2 映像信号処理部 58 は、LVDS シリアルパラレル変換部 58a、画素数変換部 58b、FIFO (First-In First-Out) メモリ 58c、第 1 セクタ回路 58d、第 1 画素加算回路 58e、第 2 画素加算回路 58f、画素減算回路 58g、第 1 タイミング制御回路 58h、第 2 タイミング制御回路 58i、第 1 フィールドメモリ 58j、第 2 フィールドメモリ 58k、第 2 セクタ回路 58m、セクタ制御回路 58n、ビデオデコーダ 58p、及び水晶発振子 58q を有する。

10

【0014】

画素数変換部 58b、FIFO メモリ 58c、第 1 セクタ回路 58d、第 1 画素加算回路 58e、第 2 画素加算回路 58f、画素減算回路 58g、第 1 タイミング制御回路 58h、第 2 タイミング制御回路 58i、第 2 セクタ回路 58m、及びセクタ制御回路 58n は、プロセッサ側 FPG A (図 2 の破線参照) を構成する。

【0015】

まず、電子内視鏡 10 の各部について説明する。光ファイバケーブル 11 は、光源 73 からの通常白色光又はレーザーダイオード 82 からの励起光を電子内視鏡 10 の先端部分に伝達する。光ファイバケーブル 11 によって伝達された光は、配光レンズ 12 を介して、被写体に照射される。

20

【0016】

撮像素子 14 は、対物レンズ 13、励起光カットフィルタ 20 を介して入射した被写体における反射光 (被写体像、レーザーダイオード 82 からの励起光を照射した場合は蛍光) を、光学像として撮像する。励起光カットフィルタ 20 は、レーザーダイオード 82 から出射される光の波長帯域を含む短い波長帯域の光を除去する。撮像素子アンプ 15 は、撮像により得られた光学像に関する画像信号を増幅する。撮像素子アンプ 15 における増幅率は、第 1 タイミングコントローラ 16 によって調整される。例えば、レーザーダイオード 82 からの励起光を照射して得られる信号レベルの低い蛍光画像の場合に、増幅率を高める調整が行われる。

【0017】

なお、レーザーダイオード 82 が出力 (発光) する励起光の波長帯域は、可視光よりも短い波長帯域に設定され、励起光カットフィルタ 20 を透過する光の波長帯域は、励起光に基づく蛍光や可視光の波長帯域を含むように設定される。このため、励起光カットフィルタ 20 によって、光源 73 からの通常白色光を使った撮像において、青成分が欠けるなどの問題は生じない。

30

【0018】

第 1 タイミングコントローラ 16 は、第 1 システムコントロール部 33 の制御に基づいて、電子内視鏡 10 の各部にタイミングパルスを供給し、各部の動作タイミングを制御する。特に、第 1 タイミングコントローラ 16 は、撮像素子 14 を駆動する撮像素子ドライバ 34 や、第 1 映像信号処理部 17 の各部にタイミングパルスを供給する。

40

【0019】

また、第 1 タイミングコントローラ 16 は、プロセッサ 50 の第 2 タイミングコントローラ 72 に対して、第 1 映像信号処理部 17 から出力する画像信号の種類 (通常白色画像に基づく画像信号か、蛍光画像に基づく画像信号か) を特定する信号を出力する。

【0020】

第 1 映像信号処理部 17 は、画像信号について、相関二重サンプリング処理やノイズ除去などの前段の画像処理を行う。具体的には、撮像素子アンプ 15 で増幅された画像信号は、CDS 17a で相関二重サンプリング処理が施され、A/D コンバータ 17b でデジタル信号に変換される。デジタル信号は、スコープ側 FPG A 17c を介して、プロセッサ 50 にデジタル信号で伝送する経路と、アナログ信号で伝送する経路に出力される。ノ

50

イズ除去は、FPGAなどで、蛍光画像と通常白色画像とに分けられ且つ時系列に並べられた画像信号を重み付け係数を乗算した上で平均化することにより行われる。

【0021】

デジタル信号で伝送する経路では、LVDSパラレルシリアル変換部17dが、クロック発振器17eが出力する第1クロックパルス(28.636MHz)に基づいて、デジタルの画像信号を、パラレルデータからシリアルデータに変換して、プロセッサ50の第2映像信号処理部58のLVDSシリアルパラレル変換部58aに出力する。

【0022】

アナログ信号で伝送する経路では、デジタルの画像信号について、DSP17fがYC分離などの画像処理を行い、D/Aコンバータ17gでアナログ信号に変換され、Y信号はローパスフィルタ17hを介して、所定の高周波成分が除去された状態で、プロセッサ50の第2映像信号処理部58のビデオデコーダ58pに出力される。C信号はバンドパスフィルタ17iを介して、所定の帯域だけ残された状態で、プロセッサ50の第2映像信号処理部58のビデオデコーダ58pに出力される。

【0023】

次に、プロセッサ50の各部について説明する。第2映像信号処理部58は、電子内視鏡10から送信されたデジタルの画像信号、及びアナログの画像信号のいずれかを切り替えて画像処理部59に出力する。

【0024】

デジタル信号で伝送する経路では、LVDSシリアルパラレル変換部58aが、受信したシリアルデータをパラレルデータに変換し、画素数変換部58b、及びセクタ制御回路58nに出力する。

【0025】

セクタ制御回路58nは、LVDSシリアルパラレル変換部58aからパラレルデータの画像信号の出力が行われているか否かを判断する。行われている場合には、セクタ制御部58nは、第2セクタ回路58mを第1セクタ回路58dか画素減算回路58gのいずれかに接続し、行われていない場合には、第2セクタ回路58mをビデオデコーダ58pに接続する。

【0026】

画素数変換部58bは、パラレルデータの信号について画像表示装置90の表示画素に画素数変換を行う。FIFOメモリ58cは、画素数変換部58bからの画像信号を一時記録し、記録された順にデータを第1セクタ回路58d、及び第1、第2フィールドメモリ58j、58kに出力する。

【0027】

FIFOメモリ58cから出力された画像信号に周期ズレが生じていない場合は、第1セクタ回路58d、及び第2セクタ回路58mを介して、FIFOメモリ58cから読み出しされた画像信号が、画像処理部59に出力される。第2セクタ回路58mは、周期ズレが発生しない通常使用時においては、第1セクタ回路58dと接続され、周期ズレが発生している場合には、画素減算回路58gと接続され、デジタルの画像信号が検出されない場合には、ビデオデコーダ58pと接続される。FIFOメモリ58cへのデータ書き込みは、クロック発振器17eが出力する第1クロックパルス(28.636MHz)に基づいて行われる。FIFOメモリ58cからのデータ読み出しは、水晶発振器58qで出力されビデオデコーダ58pを含むPLL回路でPLLロック(調整)された第2クロックパルス(27MHz)に基づいて行われる。第2クロックパルスは、ビデオデコーダ58pに入力されるC信号に含まれるサブキャリア信号(3.57954MHz)を逡倍して得られるクロックパルスであり、サブキャリア信号の周波数は第1クロックパルスの周波数の1/8であるから、第1クロックパルスと第2クロックパルスとは一定の相関関係を有する。従って、第1クロックパルスと第2クロックパルスを用いてFIFOメモリ58cのデータ書き込み及び読み出しを行う場合、通常周期ズレは発生しないが、PLL回路の不良や、電子内視鏡10のプロセッサ50からの取り外し時などデジタル

10

20

30

40

50

信号が断絶した場合などに、第2クロックパルスの周波数と第1クロックパルスの周波数との相関関係が崩れて、周期ズレが発生することが起こりうる。

【0028】

FIFOメモリ58cから読み出しされる画像信号の画素数が所定の画素数より少ないデータ欠落状態にあると第1セクタ回路58dが判断し、第1画素加算回路58eがデータ欠落を解消させるためのダミーの画素情報を出力して画素加算を行う場合、及び第1タイミング制御回路58hが、FIFOメモリ58cに一時記録されたデータ量が所定の上限値を上回るか所定の下限値を下回ったと判断した場合に、周期ズレが発生したと判断される。この場合、FIFOメモリ58cから、第2画素加算回路58fを介して、第1、第2フィールドメモリ58j、58kに書き込みされた画像信号が、画素減算回路58g、及び第2セクタ回路58mを介して、画像処理部59に出力される。

10

【0029】

具体的には、FIFOメモリ58cから読み出しされた画像信号は、第2画素加算回路58fで、FIFOメモリ58cに一時記録されたデータ量が所定の下限値を下回った場合のデータ欠落を解消する画素加算が行われ、正規1H(1ライン分の)以上のデータ数(NTSCの場合1716サンプル)を有する画像信号の状態で、第1、第2フィールドメモリ58j、58kにフィールドごとに交互に一時記録される。一時記録された画像信号は、読み出された後、画素減算回路58gで、FIFOメモリ58cに一時記録されたデータ量が所定の上限値を上回った場合のデータ過剰を解消する画素減算が行われ、正規1H(1ライン分の)のデータ(NTSCの場合1716サンプル)を有する画像信号の状態で、第2セクタ回路58mを介して画像処理部59に出力される。フィールド間の追いつきや追いつきの防止など、第1、第2フィールドメモリ58j、58kへのデータ書き込み、読み出しのタイミング制御は、第2タイミング制御回路58iによって行われる。

20

【0030】

アナログ信号で伝送する経路では、ビデオデコーダ58pでアナログの画像信号が再びデジタル信号に変換され、第2セクタ回路58mに出力される。ビデオデコーダ58pは、水晶発振子58qから出力された第2クロックパルス(27MHz)をFIFOメモリ58cに出力する。

【0031】

画像処理部59に出力された画像信号は、画像信号における輝度情報が絞り制御ドライバ76aに出力され、絞り76cの絞り制御に用いられる。また、蛍光画像の画像信号に関する輝度情報は、蛍光画像用の輝度閾値と比較され、比較結果が増幅度信号として、第1タイミングコントローラ16に送信され、撮像素子アンプ15の増幅率調整に用いられる。

30

【0032】

後段映像信号処理部60では、画像表示装置90で表示可能な映像信号への変換など後段の画像処理が行われる。例えば、後段映像信号処理部60は、操作部44の操作に対応して、光源73からの光に基づく通常白色画像の1画面表示と、光源73からの光に基づく通常白色画像とレーザーダイオード82からの励起光に基づく蛍光画像との2画面表示などの画像処理を行う。

40

【0033】

第2システムコントロール部71は、操作部44の操作などに基づいて、プロセッサ50の各部を制御する。第2タイミングコントローラ72は、プロセッサ50の各部にタイミングパルスを供給し、各部の動作タイミングを制御する。

【0034】

光源73は、キセノンランプ光源などの光源装置であり、第2システムコントロール部71の制御に基づいて、被写体を照らす照明光(通常白色光)を発光する。光源73から発光された照明光は、ロータリーシャッタ74cの遮光部(不図示)で遮光されるか、またはロータリーシャッタ74cの開口部(不図示)を透過し、絞り76cで光量調節が行われ、ビームスプリッタBS、集光レンズ51、光ファイバケーブル11、配光レンズ1

50

2を介して電子内視鏡10の先端部から被写体に向けて照射される。

【0035】

ロータリーシャッタ74cは、開口部と遮光部を有し、シャッタ制御ドライバ74a及びシャッタ用モータ74bによって、光源73から出射される光の光軸に垂直な軸を中心に回転する。光源73から出射される光が光源73からの光で被写体を照明する照明期間(1フィールド)に開口部を透過し、レーザーダイオード82からの光で被写体を照明する遮光期間(1フィールド)に遮光部で遮光するように、ロータリーシャッタ74cの形状や、回転制御が行われる。従って、フィールドごとに、撮像素子14における撮像で得られる画像が通常白色画像と蛍光画像とに切り替えられる。

【0036】

レーザーダイオード82を使った被写体照射が行われない場合(光源73からの光に基づく通常白色画像の1画面表示の場合)には、ロータリーシャッタ74cは、退避制御ドライバ75a及び退避用モータ75bによって、移動せしめられ(図1の点線矢印方向)、光源73から出射される光の光路上から退避する。この場合、撮像素子14における撮像で得られる画像は、総てのフィールドにおいて通常白色画像である。

【0037】

絞り76cは、絞り制御ドライバ76aに制御された絞り用モータ76bによって回転せしめられて、光源73からビームスプリッタBSへ到達する光量を調整する。絞り制御ドライバ76aは、画像処理部59からの画像信号における輝度情報に基づいて絞り76cの開度の制御を行う。但し、使用者による操作部44の操作などによって手動で設定された輝度値に対応して絞り76cの開度を調整してもよい。

【0038】

LDドライバ81は、レーザーダイオード82を駆動する。レーザーダイオード82が出力(発光)する照明光(励起光)は、ビームスプリッタBSで反射され、集光レンズ51、光ファイバケーブル11、配光レンズ12を介して電子内視鏡10の先端部から被写体に向けて照射される。レーザーダイオード82の発光タイミングは、第2タイミングコントローラ72によって制御され、例えば、フィールドごとで且つ、ロータリーシャッタ74cが光源73からの光を遮光する遮光期間に発光する。

【0039】

ビームスプリッタBSは、可視光など比較的波長の長い光を透過し、レーザーダイオード82から出射されるレーザー光など短い波長の光を反射する。従って、光源73からの光でビームスプリッタBSに入射された光の殆どは、透過して光ファイバケーブル11に向けて出射される。また、レーザーダイオード82からの光で、ビームスプリッタBSに入射された光の殆どは反射する。但し、ビームスプリッタBSに代えて入射した光の一部を透過し残りを反射するハーフミラーを使っても良い。

【0040】

次に、図3のフローチャートを用いて、第2セクタ回路58mにおける接続切換の流れについて説明する。プロセッサ50に電子内視鏡10が接続されて、内視鏡装置1の電源がオン状態にされると、ステップS11で、内視鏡装置1の各部の初期化が行われる。

【0041】

ステップS12で、セクタ制御回路58nによって、LVDSシリアルパラレル変換部58aがパラレルデータを出力しているか否か、すなわち、電子内視鏡10からデジタルで画像信号が送信されているか否かが判断される。パラレルデータを出力している場合には、ステップS13で、第2セクタ回路58mは、第1セクタ回路58dと接続される。このため、第2映像信号処理部58から画像処理部59へは、電子内視鏡10とプロセッサ50との間がデジタルで信号伝送された画像信号が、第1セクタ回路58dを介して出力される。パラレルデータを出力していない場合には、ステップS14で、第2セクタ回路58mは、ビデオデコーダ58pと接続される。このため、第2映像信号処理部58から画像処理部59へは、電子内視鏡10とプロセッサ50との間がアナログで信号伝送された画像信号が、ビデオデコーダ58pを介して出力される。

10

20

30

40

50

【 0 0 4 2 】

ステップ S 1 5 で、第 1 セレクタ回路 5 8 d 及び第 1 タイミング制御回路 5 8 h において、F I F O メモリ 5 8 c からのデータ読み出しにおいて周期ズレが発生しているか否かが判断される。周期ズレが発生していない場合には、ステップ S 1 2 に戻される。周期ズレが発生している場合には、ステップ S 1 6 で、第 2 セレクタ回路 5 8 m は、画素減算回路 5 8 g と接続される。このため、第 2 映像信号処理部 5 8 から画像処理部 5 9 へは、電子内視鏡 1 0 とプロセッサ 5 0 との間がデジタルで信号伝送された画像信号が、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介して出力される。

【 0 0 4 3 】

ステップ S 1 7 で、セレクタ制御回路 5 8 n によって、L V D S シリアルパラレル変換部 5 8 a がパラレルデータを出力しているか否か、すなわち、電子内視鏡 1 0 からデジタルで画像信号が送信されているか否かが判断される。パラレルデータを出力している場合には、ステップ S 1 7 が繰り返される。このため、第 2 映像信号処理部 5 8 から画像処理部 5 9 へは、デジタルで信号伝送された画像信号が、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介して出力される。パラレルデータを出力していない場合には、ステップ S 1 4 に戻される。このため、第 2 映像信号処理部 5 8 から画像処理部 5 9 へは、アナログで信号伝送された画像信号が、ビデオデコーダ 5 8 p を介して出力される。

【 0 0 4 4 】

上記手順は、内視鏡装置 1 の電源がオフ状態にされた時点で終了する。従って、一度周期ズレが発生して、画素減算回路 5 8 g が第 2 セレクタ回路 5 8 m と接続されると、内視鏡装置 1 の電源がオフ状態にされ再度オン状態にされるまでは、第 1 セレクタ回路 5 8 d が第 2 セレクタ回路 5 8 m に接続されることはない。同様に、一度パラレルデータが出力されていないとして、ビデオデコーダ 5 8 p が第 2 セレクタ回路 5 8 m と接続されると、内視鏡装置 1 の電源がオフ状態にされ再度オン状態にされるまでは、第 1 セレクタ回路 5 8 d や画素減算回路 5 8 g が第 2 セレクタ回路 5 8 m と接続されることはない。

【 0 0 4 5 】

本実施形態では、第 2 映像信号処理部 5 8 から画像処理部 5 9 へは、周期ズレが発生していない場合には、デジタルで信号伝送された画像信号が、第 1 セレクタ回路 5 8 d を介して出力され、周期ズレが発生している場合には、デジタルで信号伝送された画像信号が、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介して出力される。第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介した場合、フィールドメモリに書き込み、読み出しする時間分だけタイムラグが発生するが、周期ズレが発生し、画素加算などで周期ズレを解消できない状態であっても、デジタルで信号伝送された高画質の画像を画像表示装置 9 0 などで観察することが可能になる。

【 0 0 4 6 】

また、デジタル信号伝送がうまく行われれないなど、デジタルで信号伝送された画像信号が L V D S シリアルパラレル変換部 5 8 a から出力されない場合は、アナログで信号伝送された画像信号が、ビデオデコーダ 5 8 p を介して出力される。

【 0 0 4 7 】

なお、本実施形態では、第 1 セレクタ回路 5 8 d、第 1 画素加算回路 5 8 e を設け、電子内視鏡 1 0 とプロセッサ 5 0 との間がデジタルで信号伝送された画像信号の画像処理部 5 9 への出力を、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介さないで行う場合と、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介して行う場合とが切り替えられる形態を説明したが、これら回路を省略し、電子内視鏡 1 0 とプロセッサ 5 0 との間がデジタルで信号伝送された画像信号の画像処理部 5 9 への出力を、第 1、第 2 フィールドメモリ 5 8 j、5 8 k を介して行う形態に限定してもよい。

【 図面の簡単な説明 】

【 0 0 4 8 】

【 図 1 】 本実施形態における内視鏡装置の構成図である。

【 図 2 】 電子内視鏡の第 1 映像信号処理部、プロセッサの第 2 映像信号処理部、及び周辺

10

20

30

40

50

の構成図である。

【図 3】第 2 セレクタ回路への接続切換手順を示すフローチャートである。

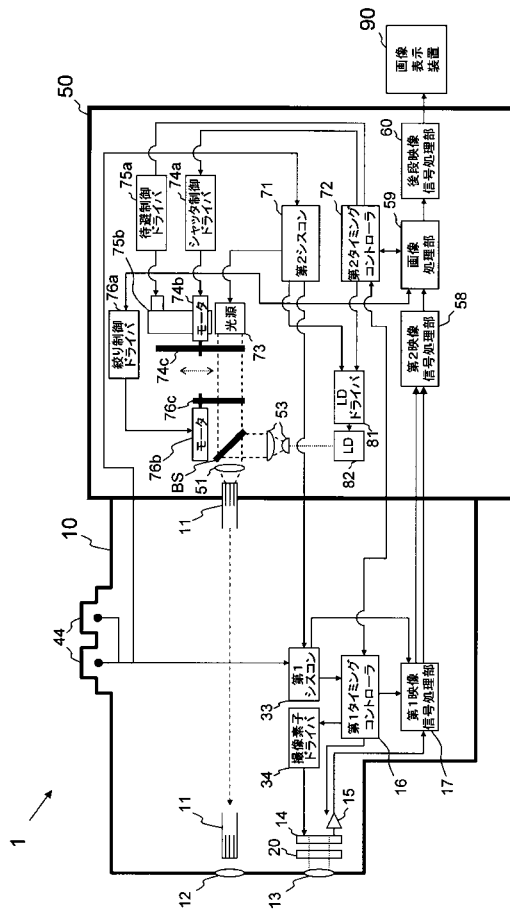
【符号の説明】

【 0 0 4 9 】

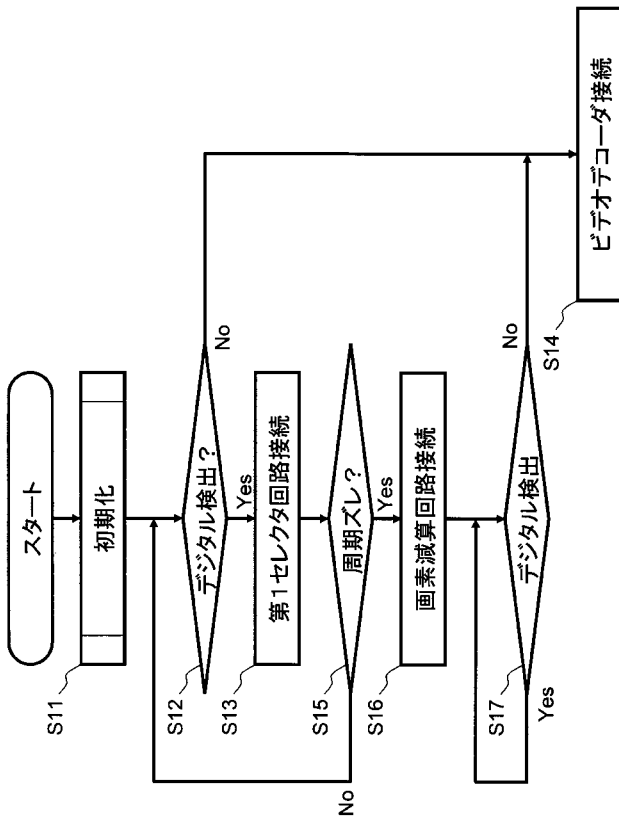
1	内視鏡装置	
1 0	電子内視鏡	
1 1	光ファイバケーブル	
1 2	配光レンズ	
1 3	対物レンズ	
1 4	撮像素子	10
1 5	撮像素子アンプ	
1 6	第 1 タイミングコントローラ	
1 7	第 1 映像信号処理部	
1 7 a	C D S 1 7 a	
1 7 b	A / D コンバータ	
1 7 c	スコープ側 F P G A	
1 7 d	L V D S パラレルシリアル変換部	
1 7 e	クロック発振器	
1 7 f	D S P	
1 7 g	D / A コンバータ	20
1 7 h	ローパスフィルタ	
1 7 i	バンドパスフィルタ	
2 0	励起光カットフィルタ	
3 3	第 1 システムコントロール部	
3 4	撮像素子ドライバ	
4 4	操作部	
5 0	プロセッサ	
5 1	集光レンズ	
5 3	光学ユニット	
5 8	第 2 映像信号処理部	30
5 8 a	L V D S シリアルパラレル変換部	
5 8 b	画素数変換部	
5 8 c	F I F O メモリ	
5 8 d	第 1 セレクタ回路	
5 8 e	第 1 画素加算回路	
5 8 f	第 2 画素加算回路	
5 8 g	画素減算回路	
5 8 h	第 1 タイミング制御回路	
5 8 i	第 2 タイミング制御回路	
5 8 j	第 1 フィールドメモリ	40
5 8 k	第 2 フィールドメモリ	
5 8 m	第 2 セレクタ回路	
5 8 n	セレクタ制御回路	
5 8 p	ビデオデコーダ	
5 8 q	水晶発振子	
5 9	画像処理部	
6 0	後段映像信号処理部	
7 1	第 2 システムコントロール部	
7 2	第 2 タイミングコントローラ	
7 3	光源	50

- 74a シャッタ制御ドライバ
- 74b シャッタ用モータ
- 74c ロータリーシャッタ
- 75a 退避制御ドライバ
- 75b 退避用モータ
- 76a 絞り制御ドライバ
- 76b 絞り用モータ
- 76c 絞り
- 81 LDドライバ
- 82 レーザダイオード
- 90 画像表示装置
- BS ビームスプリッタ

【図1】



【図 3】



フロントページの続き

(72)発明者 人形 洋一

東京都新宿区中落合 2 丁目 7 番 5 号 H O Y A 株式会社内

F ターム(参考) 2H040 GA02 GA05 GA10 GA11

4C061 CC06 FF45 LL02 NN03 NN05 NN07 SS11 UU03 VV06 XX02

YY02 YY18

5C054 CC07 DA08 GD09 HA12

专利名称(译)	内视镜装置		
公开(公告)号	JP2009112785A	公开(公告)日	2009-05-28
申请号	JP2008129874	申请日	2008-05-16
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	人形洋一		
发明人	人形 洋一		
IPC分类号	A61B1/04 A61B1/00 G02B23/24 H04N7/18		
FI分类号	A61B1/04.370 A61B1/00.300.A G02B23/24.B H04N7/18.M A61B1/00.710 A61B1/04 A61B1/045.610 A61B1/045.611		
F-TERM分类号	2H040/GA02 2H040/GA05 2H040/GA10 2H040/GA11 4C061/CC06 4C061/FF45 4C061/LL02 4C061/NN03 4C061/NN05 4C061/NN07 4C061/SS11 4C061/UU03 4C061/VV06 4C061/XX02 4C061/YY02 4C061/YY18 5C054/CC07 5C054/DA08 5C054/GD09 5C054/HA12 4C161/CC06 4C161/FF45 4C161/LL02 4C161/NN03 4C161/NN05 4C161/NN07 4C161/SS11 4C161/UU03 4C161/VV06 4C161/XX02 4C161/YY02 4C161/YY18		
代理人(译)	松浦 孝 野刚		
优先权	2007271239 2007-10-18 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：如果发生周期性错误，则通过使用从电子内窥镜到处理器的数字信号传输的图像信号来执行图像处理。解决方案：处理器包括数字信号接收部分，用于接收图像信号，作为通过在电子内窥镜中成像获得的数字信号。它包括模拟信号接收部分，用于接收图像信号作为模拟信号。它包括FIFO存储器，它记录在数字信号接收部分中接收的图像信号，并按照记录信号的顺序读出。它包括一个图像处理器，用于图像处理从FIFO存储器读出的图像数字信号或图像模拟信号。它包括控制部分，用于在数字信号和对应于来自数字信号接收部分的图像信号的输出条件的模拟信号之间切换用于图像处理的图像信号。它包括一个场存储器，用于记录从FIFO存储器读出的每个场的图像数字信号，并输出到图像处理器。 Z

